

Esercitazione 2

Ogni esercitazione ha lo scopo di servire da guida per la preparazione su una specifica parte del corso. È fortemente consigliato che lo studente lavori indipendentemente all'esercitazione durante lo svolgimento di tale parte a lezione e prima che sia disponibile la soluzione, approfondendo criticamente i vari aspetti e accompagnando la soluzione con adeguate spiegazioni rivolte alla comprensione ed alla esposizione dei concetti del corso.

Soluzione: venerdì 31 ottobre

Domanda 1

Si riprenda la domanda c) dell'Esercitazione 1. Si vuole che stessa funzionalità sia realizzata mediante una unità di elaborazione U che riceve la coppia (J, A) dall'unità U_M e invia i valori Z_0 e Z_1 rispettivamente all'unità U_0 e all'unità U_1 . Il valore $A[J]$ ricevuto identifica due operazioni esterne di U.

Realizzare U e valutarne il tempo medio di elaborazione per ognuna delle due operazioni esterne, nei seguenti due casi:

1. l'operazione esterna con $A[J] = 0$ è realizzata con un algoritmo iterativo il cui numero di cicli di clock sia proporzionale al numero di bit di A,
2. l'operazione esterna con $A[J] = 0$ è eseguita esattamente in un ciclo di clock,

e confrontare le due realizzazioni dai punti di vista che si ritiene significativi.

È noto il ritardo t_p di una porta logica con al massimo 8 ingressi. Una ALU ha ritardo uguale a $5t_p$.

Domanda 2

Spiegare il seguente concetto:

- la formula del Cap. IV sez. 2.6, per determinare il ciclo di clock, fornisce, in generale, una valutazione del caso peggiore, ma con un procedimento la cui complessità è indipendente dal numero di frasi del microprogramma.

Verificare questo concetto su un esempio opportuno.

Domanda 3

Una unità di elaborazione U ha al suo interno due memorie, A e B, di capacità $N = 128K$ parole (32 bit). U riceve dall'unità U_0 coppie (op, P) , con op di 1 bit e P di 7 bit, e dall'unità U_1 valori X di 32 bit, e invia in uscita valori Z di 18 bit. Le operazioni esterne sono così definite:

$op = 0$: considerando lo spazio di A come organizzato logicamente in 128 blocchi, ognuno di 1K parole a indirizzi consecutivi, modifica il blocco di A identificato da P con i valori delle prime 1K parole ricevute da U_1 ;

$op = 1$: modifica B secondo la seguente funzione:

$$\forall i = 1 \dots N - 2: \quad B[i] = \min(B[i], A[i-1], A[i+1])$$

e Z assume il valore uguale al numero di volte che $B[i]$ rimane inalterato.

Valutare il tempo medio di elaborazione di U, supponendo che le due operazioni esterne sia equiprobabili.

È noto il ritardo t_p di una porta logica con al massimo 8 ingressi. Una ALU ha ritardo uguale a $5t_p$. Le memorie A e B sono realizzate partendo da componenti logici memoria aventi capacità 4K parole e tempo di accesso $4t_p$.