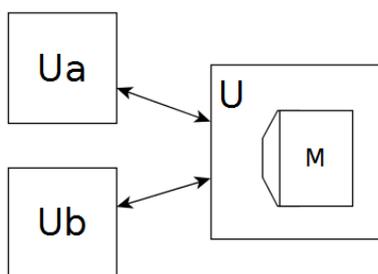


## Architettura degli elaboratori – Prima prova intermedia A.A. 2015/16 – 2/11/2015

*Riportare su tutti i fogli consegnati Nome, Cognome, Matricola, Corso A o B.  
I risultati saranno resi disponibili via WEB appena disponibili (home page docenti e/o didawiki.di.unipi.it)*

Si richiede di progettare una unità firmware  $U$  che interagisce con altre due unità firmware  $U_a$  e  $U_b$ .  $U$  mantiene al suo interno una memoria  $M$  di  $2K$  posizioni (parole da 32 bit) e implementa tre distinte operazioni esterne:

- scrive un valore  $X$  nella memoria all'indirizzo IND
- cerca un valore  $X$  nella memoria e ne sostituisce tutte le eventuali occorrenze con  $X/8192$  (si assume che tutte le posizioni di memoria siano significative ai fini della ricerca)
- calcola il minimo fra tutti gli elementi contenuti nella memoria e lo restituisce come risultato dell'operazione esterna



Le prime due operazioni vengono richieste solo dall'unità  $U_a$ , la terza solo dall'unità  $U_b$ .  $U_a$  ed  $U_b$  interagiscono con  $U$  secondo un protocollo a domanda risposta.

Si richiede di progettare l'unità  $U$  e di fornirne il tempo medio di elaborazione, sotto le seguenti assunzioni:

- siano disponibili porte logiche AND e OR da al più 4 ingressi
- il ritardo introdotto da ALU che implementano operazioni standard sia  $t_{alu}=6t_p$
- siano disponibili unicamente ALU che eseguono sottrazione e addizioni fra parole da 32 bit, quindi con un  $\alpha$  di controllo da 1 bit
- il tempo di accesso alla memoria  $M$  sia  $t_a=10t_p$
- il numero di microistruzioni da eseguire per ciascuna delle operazioni esterne sia minimo.