

# Architettura degli Elaboratori – A.A. 2017–2018 – Secondo appello

## 14 febbraio 2018

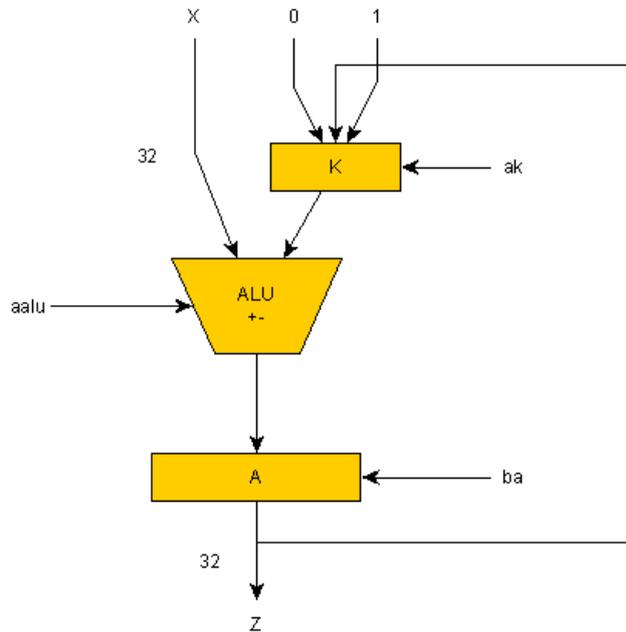
*Indicare in alto a destra, su tutti i fogli consegnati, nome, cognome, matricola e corso di appartenenza (A o B). I risultati saranno pubblicati su WEB appena disponibili, insieme al calendario degli orali.*

### Domanda 1

Si considerino i componenti standard connessi come in figura.

Assumendo che la ALU sia caratterizzata da un ritardo di  $5t$ , si indichi se la rete è una rete di Mealy o di Moore e successivamente:

- si determini il ciclo di clock di tale rete
- si identifichino i componenti in  $\sigma$ ,  $\omega$  ed  $R$
- si indichino gli ingressi, le uscite e i possibili stati interni.



### Domanda 2

Si consideri il seguente microcodice:

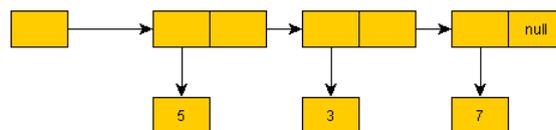
0. (RDY,OP=0-) nop, 0,  
 (=10) nop, 1  
 (=11) nop, 2
1. IN + R  $\rightarrow$  R, reset RDY, set ACK, 0
2. (ACKout=0) nop, 2  
 (=1) IN % 8  $\rightarrow$  OUT, set RDYout, reset ACKout, 3
3. IN - R  $\rightarrow$  R, set ACK, reset RDY, 0

e si forniscano, con le dovute spiegazioni:

- la descrizione delle operazioni esterne implementate dall'unità firmware che ha il microcodice come programma di controllo
- il tempo di completamento (in funzione di  $\tau$ )
- un'ottimizzazione del microcodice
- il miglioramento ottenuto in termini del tempo di completamento delle operazioni esterno.

### Domanda 3

Si consideri una funzione che ricerca il minimo in una lista costruita a partire da elementi che contengono due puntatori, uno all'elemento successivo della lista ed uno alla cella di memoria che contiene il valore (intero positivo) dell'elemento della lista.



I parametri della funzione sono trasmessi (in ingresso e in uscita) mediante registri generali. Compilare lo pseudo codice in assembler D-RISC e discuterne le prestazioni (tempo di servizio) su un processore D-RISC pipeline standard.